

**Sitzung der ITG-Fachgruppe *Algorithmen für die Signalverarbeitung***

am Freitag, dem 02. März 2001

Technische Universität Chemnitz  
Fakultät Elektrotechnik und Informationstechnik  
Institut für Informationstechnik  
Prof. Dr.-Ing. habil. Dietmar Müller  
Reichenhainer Str. 70  
09126 Chemnitz

***Programm***

**1. März 2001**

Nachmittag (optional): **Besuch des Motorradmuseums Augustusburg**  
- Bustransfer wird vom Veranstalter organisiert  
- Treffpunkt: 16.30 Uhr am Busbahnhof (Nähe Hauptbahnhof)  
- Unkostenbeitrag 10.- DM pro Person für Eintritt

Abend: **ab 19.00 Uhr gemütliches Beisammensein in der „Ausspanne“**  
(historische Gaststätte – 1650 erbaut, vorzüglich restauriert!)

Übernachtung: - **Günnewig Hotel Chemnitzer Hof (*für Bahnanreisende günstig*)**  
Theaterplatz 4, 09111 Chemnitz  
Tel: 0371/6840; Fax: 0371/6762587  
(Uni-Konditionen: EZ 129,- DM, DZ 180,- DM  
Kennwort „ITG-Fachtagung“)

- **Günnewig Hotel Europa (*für Bahnanreisende günstig*)**  
Straße der Nationen 56, 09111 Chemnitz  
Tel: 0371/6810; Fax: 0371/670606  
(Uni-Konditionen: EZ 89,- DM, DZ 129,- DM  
Kennwort „ITG-Fachtagung“)

- **Renaissance Chemnitz Hotel (*für PKW-Anreisende – in Nähe der „Ausspanne“*)**  
Salzstraße 56, 09133 Chemnitz  
Tel: 0371/3341-0; Fax: 0371/3341-777  
(Uni-Konditionen: EZ 120,- DM, DZ 130,- DM, Buchung unter „TU“)

## 2. März 2001

- 09.30 Uhr Begrüßung: K. Meerkötter, D. Müller
- 09.40 Uhr D. Müller: Lehre + Forschung am Institut für Informationstechnik
- **Lehrstuhl Daten- und Kommunikationstechnik**
- 10.00 Uhr Eine DSP-Architektur mit Datenflusserweiterung
- **Lehrstuhl Hochfrequenztechnik**
- 10.20 Uhr Algorithmen für den Entwurf von Submm-Wellen-Heterodynempfängern
- 10.40 Uhr Hardware und Software für die Signalverarbeitung von Messsignalen
- 11.00 Uhr Kaffeepause
- **Lehrstuhl Nachrichtentechnik**
- 11.20 Uhr Multivariate polarimetrische Signalverarbeitung
- 11.40 Uhr Multisensorfusion
- **Lehrstuhl Schaltungs- und Systementwurf**
- 12.00 Uhr Signalanalyse in der Vibroakustik
- 12.20 Uhr Nutzung von FPGA zum Rapid Prototyping, zur Emulation und zur Simulationsbeschleunigung
- 12.40 Uhr Mittagspause
- 13.30 Uhr - Laborbesichtigungen und Demonstrationen am Institut für Informationstechnik  
- optional: Besichtigung des Zentrums für Mikrotechnologien der Fakultät
- ca. 15.00 Uhr Kaffeepause
- ca. 15.20 Uhr Beiträge aus der Fachgruppe
- ca. 16.00 Uhr Ende der Veranstaltung